

DISEÑO E IMPLEMENTACIÓN EN UN FPGA DE UN DETECTOR DE FASE PARA CORREGIR EL DESEQUILIBRIO EN SEÑALES I/Q

T. Niubó-Alemán¹, J.C. Núñez-Pérez¹, K. Montoya Villegas¹, P.J. Obeso-Rodelo¹, A. Calvillo-Tellez¹, J.A. Reynoso-Hernández²

¹Instituto Politécnico Nacional, Centro de Investigación y Desarrollo de Tecnología Digital (CITEDI-IPN)
Av. del Parque 1310, Mesa de Otay, Tijuana B.C., C.P. 22510.

²Centro de Investigación Científica y de Educación Superior de Ensenada
Carretera Ensenada-Tijuana No. 3918, Zona Playitas, Ensenada, B.C. 22860. México
{tniubo, nunez, kmontoya, pobeso, calvillo}@citedi.mx, apolinar@cicese.mx

RESUMEN

En este artículo se describe el diseño e implementación de un sistema que permite evaluar la modulación I/Q añadiéndole las imperfecciones de fase y amplitud, permitiendo observar el comportamiento de la señal en presencia de desequilibrio de fase y/o de amplitud. Se propone un método para corrección del desequilibrio I/Q utilizando un detector de potencia, conociendo de manera sencilla el voltaje pico de la señal se detecta el cambio de fase que se deberá introducir a una de las señales para garantizar igual amplitud y fase a la salida del modulador. Se implementó el sistema en FPGA utilizando la herramienta DSP-Builder para traducir el modelo de Simulink a lenguaje VHDL. Mediante tarjetas de adquisición de datos la señal modulada y la constelación de la misma son mostradas en el osciloscopio, observando los efectos del desequilibrio I/Q, lo cual se traduce en una recepción errónea de los símbolos transmitidos.

Palabras clave: Amplificador de potencia, Desequilibrio I/Q, DSP-Builder, FPGA, Modulador I/Q.

ABSTRACT

This paper describes the design and implementation of a system to evaluate the modulation I/Q, phase and amplitude imperfections are added, this system allows observing the behavior of the signal in the presence of phase and amplitude imbalance. A method for correcting I/Q imbalance using a power detector is proposed, by calculating the peak signal is knowing the phase shift that should be introduced to one of the signal (I or Q) for guarantying equal amplitude and phase at the modulator output. The model was implemented on FPGA by using as main tool DSP-Builder to translate the Simulink model to VHDL. The modulated signal and the constellation are displayed on the oscilloscope using data acquisition cards. The effect of the imbalance I/Q is an erroneous reception of the transmitted symbols.

Keywords: DSP-builder, FPGA, I/Q Imbalance, I/Q Modulator, Power Amplifier

1 INTRODUCCIÓN

Las señales espurias del Oscilador Local (LO) y el offset de CD (corriente directa) provocan errores en el espectro de la señal tanto en el transmisor como en el receptor trayendo como consecuencia sistemas de comunicaciones con alta tasa de error de bit (TEB). Estas imperfecciones son más significativas en sistemas de comunicaciones de banda ancha [1].

El desequilibrio I/Q es producido por desbalance en fase y amplitud en los canales I y Q. Se han realizado diversos

trabajos en medición y compensación del desequilibrio de I/Q [2], proporcionando metodologías de corrección en cuadratura en los moduladores y demoduladores mediante el uso de un detector de envolvente en el conversor de bajada de la señal de RF. Lo anterior se realiza de minimizando el error medio cuadrático en la obtención de los coeficientes del bloque compensador. Esta metodología conlleva a grandes cálculos computacionales y necesita la estimación de las características de las imperfecciones [3] usadas en el método de retroalimentación para calcular la variación paramétrica en el desequilibrio I/Q. Un simple algoritmo que permite la calibración para la cancelación del mismo y la supresión de las señales espurias del LO a través de un análisis del espectro en frecuencia se presenta en [4]. Por lo que la exactitud en [3], necesita un método iterativo para la cancelación del desequilibrio I/Q y en [4] se necesita realizar un análisis del espectro lo que se traduce en tiempo y gastos en hardware.

En [5], se propone un método eficiente para la calibración industrial de las imperfecciones I/Q en moduladores en cuadratura. Estas imperfecciones incluyen desequilibrio de ganancia I/Q y en fase junto con los errores de offset de CD. Se explota la presencia de un bloque extra en la retroalimentación (con la función de realizar la pre-distorsión digital del amplificador de alta potencia (HPA), para corregir estas imperfecciones. La constelación recibida junto con los convertidores digital-analógicos (DAC) son utilizados para la corrección.

Otras técnicas analógicas se han desarrollado para corregir el desequilibrio I/Q y son detalladas en [6], usando filtros complejos [7], considerando que el comportamiento de los componentes del modelo es independiente de la frecuencia [8] [9], considerando los desequilibrios en ganancia, fase y en la respuesta en frecuencia entre las ramas I/Q son desarrolladas en [10][11][12][13]. La tendencia actual es compensar el desequilibrio I/Q de manera digital [8][7][9][14].

Un procedimiento alternativo de calibración de fábrica es demostrado seleccionando entradas inteligentes y un análisis en el dominio de la frecuencia. El primer método requiere un demodulador completo y el segundo requiere un analizador de espectro haciendo ambos procedimientos muy costosos. Por lo anterior en este artículo se propone estimar y compensar el

desequilibrio I/Q mediante un detector de fase implementado en FPGA.

Este artículo está organizado de la siguiente manera. En la Sección 2 se expone el marco teórico conceptual del desequilibrio IQ y se describe la técnica empleada en este trabajo que permite calcular el cambio de fase y se detalla la implementación en FPGA del sistema. En la Sección 4 se muestran los resultados obtenidos y finalmente en la sección 5 se exponen las conclusiones del trabajo.

2 DESARROLLO

En una constelación I/Q, la componente en fase se proyecta en el eje de las abscisas y la componente en cuadratura en el eje de las ordenadas. Se tomará como base que una señal se encontrará en fase cuando su ángulo de fase sea de cero grados (situada en el eje I) y en cuadratura cuando se encuentra desfasado 90 grados respecto a la señal en fase (situada en el eje Q).

2.1 Fuentes de errores en transmisores RF

La arquitectura de un sistema de comunicaciones [15] consta de un transmisor, un canal físico y un receptor como se muestra en la Figura 1, en donde la señal se procesa tanto en el dominio digital como analógico.

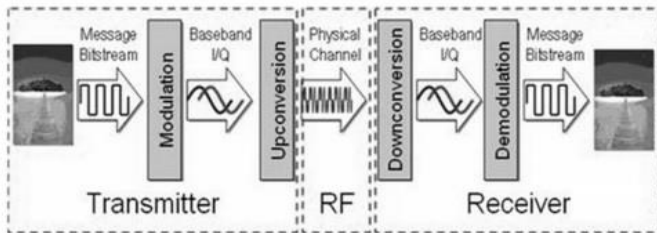


Figura 1. Diagrama en bloque de un sistema de comunicaciones.

Para una mayor comprensión se extiende el diagrama a bloques de un transmisor de RF I/Q en la Figura 2.

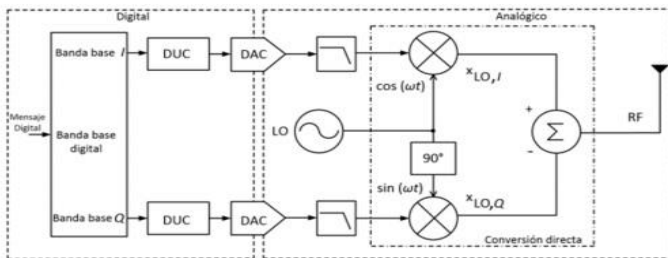


Figura 2. Esquema de un transmisor RF I/Q.

El procesamiento digital de señal es garantizar que pocos errores se cometan en el tratamiento, los errores mayores se tienen precisamente cuando la señal digital se convierte en analógica. La no linealidad de los componentes que conforman

un transmisor provoca alteraciones en la información que se desea transmitir. Para corregir estos efectos indeseados es necesario identificar las etapas en donde se producen dichos efectos. En la Figura 3 se señalan las fuentes de errores más comunes que pueden encontrarse en un transmisor I/Q.

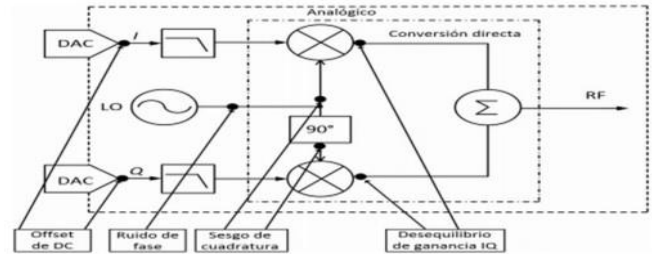


Figura 3. Fuentes comunes de errores en un transmisor I/Q.

El offset de CD, ruido de fase, desviación en cuadratura y desequilibrio de ganancia I/Q, son las fuentes más comunes que provocan cambios en la amplitud y fase de la señal (en fase y cuadratura), las cuales serán sumadas o restadas para conformar la señal de RF que se desea transmitir.

2.2 Desequilibrio I/Q

El desequilibrio I/Q, es producido por la diferencia en las ganancias provocado principalmente por los DACs presentes en cada rama del esquema de modulación I/Q. En los transmisores I/Q cualquier desequilibrio en las fases se refleja en la amplitud mediante la conversión en cuadratura. Este efecto se debe tener en cuenta para realizar la medición de la ganancia y el desajuste en la transmisión de I/Q usando simples mediciones de amplitud a través de un detector de potencia.

Esta técnica reduce los requerimientos de construcción en hardware a un detector de fase digital, el cual se puede construir usando un dispositivo de arreglos de compuertas lógicas programables (FPGA) para la medición y compensación del desequilibrio en I/Q.

Cualquier desequilibrio en la fase en el dominio de RF se mantiene en el dominio de banda base luego de la conversión de bajada. El uso del desequilibrio de I/Q en la recepción de RF puede ser fácilmente medido en banda base usando un tono de alta frecuencia en la señal de RF como una entrada de recepción.

2.3 Fundamento matemático

La ganancia y el desequilibrio pueden ser fácilmente medidas en una transmisión I/Q empleando un detector de potencia, el cual se encuentra generalmente en cualquier sistema de comunicaciones a la salida del amplificador de potencia (PA).

Tomando como $f(\theta, \phi)$ la señal a la entrada a amplificador [16], véase la Figura 4.

$$f(\theta, \phi) = I_i \cos(\omega t) - Q_i \sin(\omega t + \phi) \quad (1)$$

Usando

$$I_t = \cos(\omega_b t), Q_t = \sin(\omega_b t + \phi) \quad (2)$$

Donde ϕ representa el desequilibrio en fase, ω_b la frecuencia en rad/seg del mensaje a transmitir (señal moduladora), ω frecuencia de la señal portadora, θ desequilibrio entre las señales en banda base. Se obtiene:

$$\begin{aligned} f(\theta, \phi) &= \cos(\omega_b t) \cos(\omega t) - \sin(\omega_b t + \phi) \sin(\omega t + \phi) \\ &= \cos(\omega t) [\cos(\omega_b t) - \sin(\omega_b t + \phi) \sin(\phi)] \\ &\quad - \sin(\omega t) [\sin(\omega_b t + \phi)] \cos(\phi) \end{aligned} \quad (3)$$

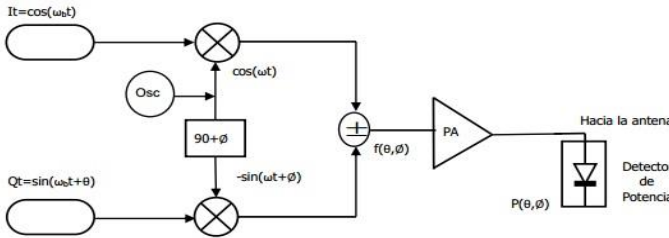


Figura 4. Sistema de transmisión I/Q con detector de envolvente.

Es preciso notar en (3) que la envolvente tiene la información del desequilibrio I/Q y la transformación de la fase a amplitud se tiene inherentemente en la arquitectura I/Q. En este artículo se utiliza un detector de potencia, por lo que se debe encontrar θ para la cual la sensibilidad de salida del detector de potencia es maximizada para cualquier pequeño cambio en ϕ . Asumiendo que I_t y Q_t tengan la amplitud necesaria de manera que el PA se encuentre en la zona lineal. Considerando la ganancia G_{PA} del PA se puede escribir la función del detector de envolvente ($E(\theta, \phi)$) como se muestra en (4).

$$E(\theta, \phi) = envelope[G_{PA} * f(\theta, \phi)] \quad (4)$$

$$E(\theta, \phi) = G_{PA} \sqrt{[\cos(\omega_b t) - \sin(\omega_b t + \theta) \sin(\phi)]^2 + [\sin(\omega_b t + \theta) \cos(\phi)]^2} \quad (5)$$

Desarrollando los términos cuadráticos dentro de la raíz resulta:

$$E(\theta, \phi) = G_{PA} \sqrt{[\cos(\omega_b t)]^2 - 2 \sin(\omega_b t + \theta) \sin(\phi) \cos(\omega_b t) + [\sin(\omega_b t + \theta)]^2} \quad (6)$$

Se puede diferenciar $E^2(\theta, \phi)$ con respecto a θ para obtener la sensibilidad $S(\theta, \phi)$:

$$S(\theta, \phi) = \frac{d}{d\phi} E^2(\theta, \phi) \quad (7)$$

$$S(\theta, \phi) = -2G_{PA}^2 \sin(\omega_b t + \theta) \cos(\omega_b t) \cos(\phi)$$

De la ecuación (7) se demuestra que la sensibilidad de potencia alcanza su máximo cuando $\sin(\omega_b t + \theta)$ y $\cos(\omega_b t)$ son iguales u opuestas, por lo que $\theta = 90^\circ$ o $\theta = 270^\circ$. Esto significa que cuando $I_t = Q_t$, o $I_t = -Q_t$ la sensibilidad es maximizada para variaciones de la potencia de salida y cualquier cambio en ϕ . Se realizarán los cálculos cuando $I_t = \cos(\omega_b t) = -Q_t$, caso que maximizará la amplitud para ϕ positivas.

$$Tx_{out}(\phi) = G_{PA} * \cos(\omega_b t) [\cos(\omega t) - \cos(90 + \omega t + \phi)] \quad (8)$$

Aplicando la identidad trigonométrica para la resta de los cosenos se obtiene:

$$Tx_{out}(\phi) = G_{PA} * \cos(\omega_b t) [2 \sin(\omega t + 45 + \phi/2) \sin(45 + \phi/2)] \quad (9)$$

Para obtener los picos de la señal se calcula el módulo como se muestra en (7).

$$|T_{xout}(\phi)| = 2G_{PA} * \sin(45 + \frac{\phi}{2}) \quad (10)$$

En (10) se aprecia que los picos de la señal están directamente relacionados con el desequilibrio en fase ϕ .

En casos prácticos la constante de proporcionalidad no solo depende de la ganancia del amplificador, también influye el desacople de impedancia, la ganancia y atenuación de otros bloques que conforman el transmisor.

Denotando esta razón como la constante K entonces (10) puede reescribirse como

$$|T_{xout}(\phi)| = M * \sin(45 + \frac{\phi}{2}) \quad (11)$$

Donde $M = 2G_{PA} * K$

Se proponen dos pasos para corregir el desequilibrio I/Q en el primero se detectará el desequilibrio en ganancia entre los canales I y Q la cual se añadirá al canal Q. Una vez ajustada la ganancia de desacople se prosigue a calcular el desequilibrio en fase como lo indica el paso 2.

Paso 1

- 1) $I_t = A \cos(\omega_b t)$ y $Q_t = 0$. Con $P = P_I$
- 2) $I_t = 0$ y $Q_t = A \cos(\omega_b t)$. Con $P = P_Q$

P_I, P_Q representan la potencia de salida del detector cuando solo está activo I, Q de manera respectiva.

La ganancia de desacople puede calcularse como:

$$G_{desacople} = \sqrt{\frac{P_I}{P_Q}} \quad (12)$$

Y el factor K :

$$K = \sqrt{\frac{2P_I}{G_{PA}^2}} \quad (13)$$

Paso 2

Aplicar $I_t = A \cos(\omega_b t)$, $Q_t = -G_{desacople} A \cos(\omega_b t)$ el escalado garantiza que las señales sean sumada con la misma amplitud y por lo tanto la conversión de fase a amplitud mostrada en (5) se mantenga, y la salida pueda escribirse como:

$$|T_{xout}(\phi)| = M * \sin(45 + \frac{\phi}{2}) \quad (14)$$

Conociendo M es fácil encontrar ϕ

$$\phi = \left[\arcsin\left(\frac{|T_{xout}|}{|M|}\right) - 45 \right] \quad (15)$$

La ecuación (15), demuestra que se puede calcular el corrimiento fase conociendo el factor M y del módulo de la señal a transmitir.

2.4 Implementación del modelo en Matlab/Simulink

En la Figura 5 se muestra el modelo descrito con anterioridad implementado en Matlab/Simulink. En el mismo se simulan las imperfecciones que se pueden encontrar debido a la no linealidad de los componentes presentes en el modulador I/Q, como desbalance en amplitud y en fase, offset de DC en el canal I y en el canal Q.

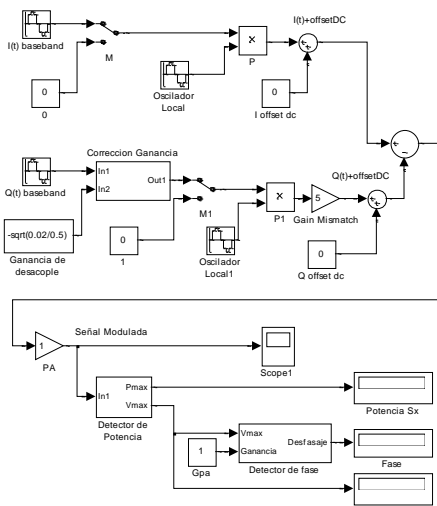


Figura 5. Modelo del modulador I/Q en Matlab/Simulink.

El procedimiento para obtener la fase de desajuste fue explicado en la sección 3.3. En la Figura 6 se muestra la señal modulada con portadora suprimida cuando los dos canales I, Q están balanceados tanto en fase como en cuadratura, resultado esperado debido a que dos señales sinusoidales son mezcladas con la frecuencia de un oscilador local y luego sumadas.

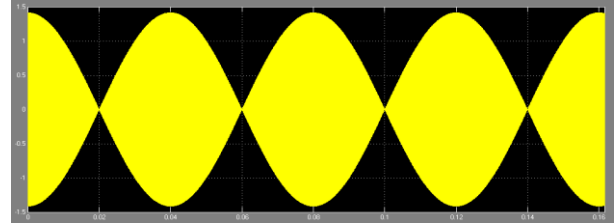


Figura 6. Señal modulada a la salida del modelo.

En la Figura 7, se muestra la constelación I/Q para este esquema tomando como señales de entrada sinusoidales en banda base. Tanto la componente en fase como en cuadratura tienen igual amplitud y fase.

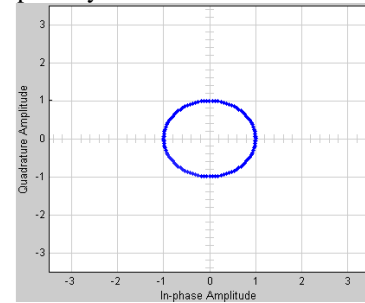


Figura 7. Constelación I/Q para señales en banda base.

En la Figura 8 se muestra la constelación I/Q al aplicar un offset de CD de 5 dB en el canal I/Q. Al aplicarle un offset de CD a las señales en canal I/Q, la constelación se desplaza en igual amplitud.

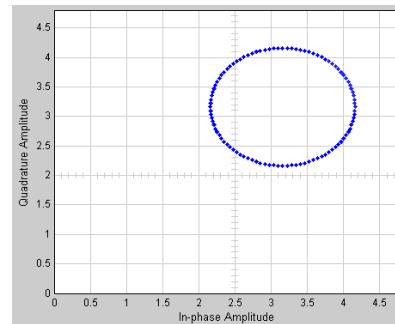


Figura 8. Constelación I/Q con 5 dB de offset de CD.

En la Figura 9 se introduce un desequilibrio en fase de 30 grados.

Las constelaciones I/Q mostradas en las figuras 8, 9 demuestran que pequeños desequilibrio tanto en fase como en amplitud y

offset de CD provocan cambios en la constelación, lo cual se traduce en que los posibles símbolos de una modulación quedarán desplazados. Cada punto de una constelación tiene asociada un área o región de decisión que emplea el receptor para decidir que símbolo se ha transmitido. Estas imperfecciones presentes inherentemente en el modulador I/Q provocan detecciones erróneas en el receptor.

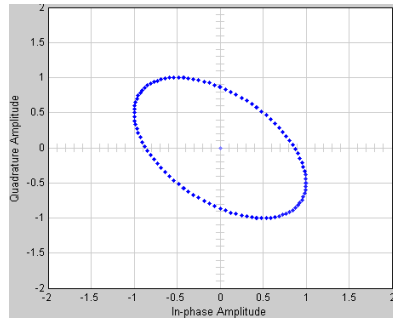


Figura 9. Constelación I/Q con desequilibrio en fase de 30°.

El sistema de corrección que se propone una vez ajustado el desequilibrio en amplitud entre los dos canales prosigue a calcular la fase de desacople, la cual puede ser introducida a un pre-distorsionador digital ubicado antes de la modulación para que corrija dicho desajuste como lo muestra en la Figura 10.

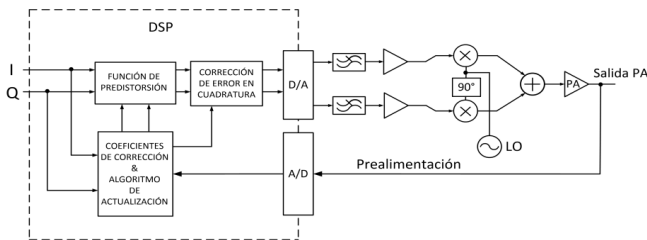


Figura 10. Diagrama de un transmisor I/Q con etapa de pre distorsionador digital [16].

Al modelo basado en las ecuaciones de la sección 2.3 se le introdujeron un desequilibrio de ganancia de 10 dB, se ajusta previamente aplicando al canal Q la ganancia de desacople de la ecuación (12), se añade un desbalance en fase de 60 grados, aplicando la ecuación (15).

3 RESULTADOS

El modelo fue simulado en la tarjeta FPGA Cyclone III de Altera utilizando el DSP-Builder como herramienta para traducir el modelo de Simulink a lenguaje VHDL. En la Figura 11 se muestra el modelo implementado en FPGA.

En la Figura 12 se muestra la constelación I/Q en el osciloscopio trabajando en modo X-Y para las señales en banda base antes mencionada obteniendo los resultados simulados en Simulink.

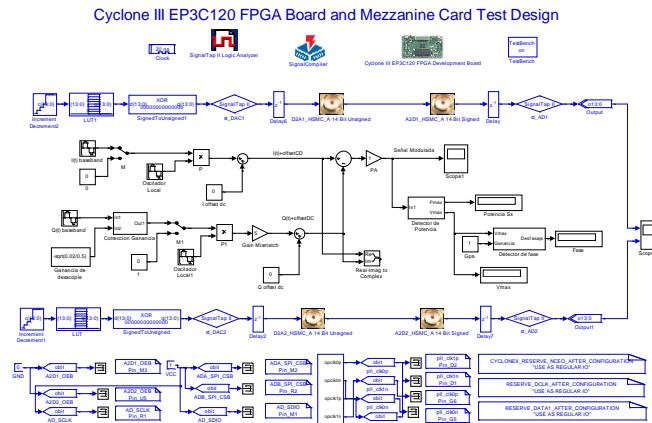


Figura 11. Modelo del modulador I/Q implementado en FPGA.

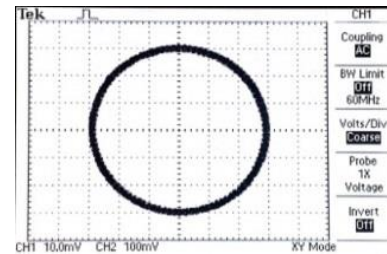


Figura 12. Constelación I/Q en el osciloscopio en modo XY.

En la Figura 13 se muestra la constelación aplicando un desequilibrio de fase de 30 grados.

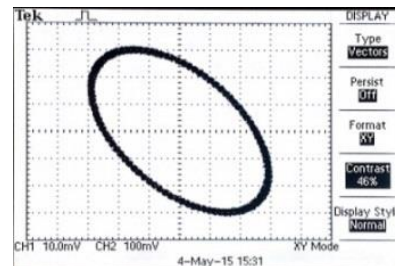


Figura 13. Constelación con desequilibrio en fase de 30 grados.

El modelo fue implementado en Quartus II Altera y se prosiguió a su emulación obteniendo iguales resultados a la simulación en Matlab/Simulink y los implementados en la tarjeta FPGA Cyclone III. En la Figura 14 se muestra la señal modulada en Modelsim de Quartus II. En la Figura 15 se visualiza la señal modulada I/Q implementada en la tarjeta de Altera y en el osciloscopio.

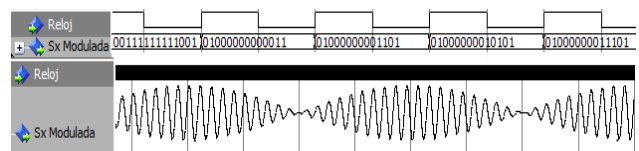


Figura 14. Señal modulada I/Q simulada en Quartus II.

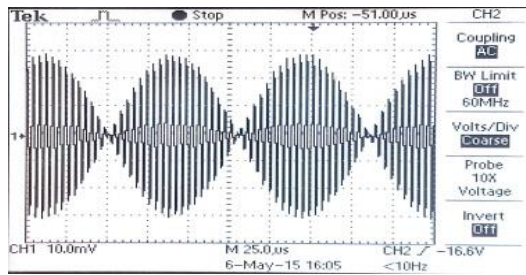


Figura 15. Señal modulada I/Q en el osciloscopio.

Las señales mezcladas en banda base I y Q con la frecuencia del oscilador local para la emulación con Quartus II y de salida del FPGA se muestran en la Figura 16 y Figura 17 respectivamente.

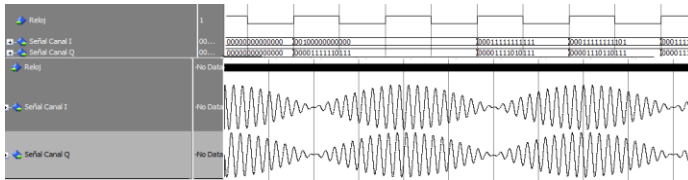


Figura 16. Señales mezcladas en los canales I y Q en Quartus II.

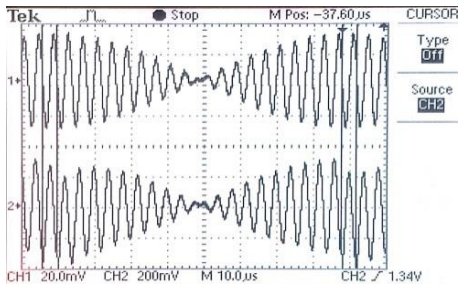


Figura 17. Señales mezcladas en los canales I y Q implementada en FPGA.

4 CONCLUSIONES

En este artículo se presenta el diseño de un modulador I/Q en Matlab/Simulink al cual se le añaden las imperfecciones que pueden ocurrir debido a la no linealidad de los componentes que lo conforman, obteniendo así resultados más precisos de modulación. Dicho modelo se implementa en la tarjeta FPGA Cyclone III de Altera utilizando como principal herramienta el DSP-Builder. Los resultados obtenidos tanto en Simulink como en FPGA son iguales. Se analizan los cambios que sufre la constelación al añadir de manera separada las imperfecciones inherente de la modulación I/Q como offset de CD el desequilibrio de ganancia y de fase, evidenciando la importancia de corregir el desequilibrio I/Q en el transmisor para garantizar que la señal modulada a la salida sea correcta permitiendo que los símbolos de la constelación se encuentren

en la adecuada zona de decisión. Un método sencillo y eficiente sin el uso de hardware adicional, solo de un detector de potencia que se encuentra en la mayoría de los sistemas de transmisión, con el cual conociendo la amplitud de la señal se corrige el desequilibrio en ganancia que exista entre los canales I y Q para luego corregir el desbalance en fase que pueda tenerse en el circuito.

REFERENCIAS

- [1] E. S. Erdogan and S. Ozev, "Single-Measurement Diagnostic Test Method for Parametric Faults of I/Q Modulating RF Transceivers," in 26th IEEE VLSI Test Symposium (vts 2008), 2008, pp. 209–214.
- [2] K. Asami, "An algorithm to evaluate wide-band quadrature mixers," in 2007 IEEE International Test Conference, 2007, pp. 1–7.
- [3] J. K. Cavers, "New methods for adaptation of quadrature modulators and demodulators in amplifier linearization circuits," IEEE Trans. Veh. Technol., vol. 46, no. 3, pp. 707–716, 1997.
- [4] C. P. Lee, A. Behzad, D. Ojo, M. Kappes, S. Au, K. Carter, and S. Tian, "A Highly Linear Direct-Conversion Transmit Mixer Transconductance Stage with Local Oscillation Feedthrough and I/Q Imbalance Cancellation Scheme," in 2006 IEEE International Solid State Circuits Conference - Digest of Technical Papers, 2006, pp. 1450–1459.
- [5] E. Nash, "Correcting imperfections in IQ modulators to improve RF signal fidelity," 2009.
- [6] B. Razavi, "Design considerations for direct-conversion receivers," IEEE Trans. Circuits Syst. II Analog Digit. Signal Process., vol. 44, no. 6, pp. 428–435, Jun. 1997.
- [7] W. M. Snelgrove, "A novel adaptive mismatch cancellation system for quadrature IF radio receivers," IEEE Trans. Circuits Syst. II Analog Digit. Signal Process., vol. 46, no. 6, pp. 789–801, Jun. 1999.
- [8] L. Anttila, M. Valkama, and M. Renfors, "Blind Compensation of Frequency-Selective I/Q Imbalances in Quadrature Radio Receivers: Circularity -Based Approach," in 2007 IEEE International Conference on Acoustics, Speech and Signal Processing - ICASSP '07, 2007, vol. 3, pp. III–245–III–248.
- [9] L. Anttila, M. Valkama, and M. Renfors, "Circularity-Based I/Q Imbalance Compensation in Wideband Direct-Conversion Receivers," IEEE Trans. Veh. Technol., vol. 57, no. 4, pp. 2099–2113, Jul. 2008.
- [10] Q. Gu, RF System Design of Transceivers for Wireless Communications. New York: Springer-Verlag, 2005.
- [11] L. Anttila, M. Valkama, and M. Renfors, "Frequency-Selective emphasis I/Q emphasis. Mismatch Calibration of Wideband Direct-Conversion Transmitters," IEEE Trans. Circuits Syst. II Express Briefs, vol. 55, no. 4, pp. 359–363, Apr. 2008.
- [12] D. R. Morgan, M. Zierdt, and G. Tong Zhou, "Compensation of Frequency-Dependent Gain/Phase Imbalance in Predistortion Linearization Systems," IEEE Trans. Circuits Syst. I Regul. Pap., vol. 55, no. 1, pp. 390–397, Feb. 2008.
- [13] E. Cetin, I. Kale, and R. C. S. Morling, "Adaptive compensation of analog front-end I/Q mismatches in digital receivers," ISCAS 2001. IEEE International Symposium on Circuits and Systems, 2001, vol. 4, pp. 370–373.
- [14] D. Mattera, L. Paura, and F. Sterle, "MMSE WL Equalizer in Presence of Receiver IQ Imbalance," IEEE Trans. Signal Process., vol. 56, no. 4, pp. 1735–1740, Apr. 2008.
- [15] S. S. Sen, S. K. Devarakond, and A. Chatterjee, "DSP assisted low cost IQ mismatch measurement and compensation using built in power detector," in 2010 IEEE MTT-S International Microwave Symposium, 2010, p.
- [16] L. C. Nunes, P. M. Cabral, and J. C. Pedro, "AM/AM and AM/PM Distortion Generation Mechanisms in Si LDMOS and GaN HEMT Based RF Power Amplifiers," IEEE Trans. Microw. Theory Tech., vol. 62, no. 4, pp. 799–809, 2014.